

RAiO

RA8802

中文文字/图形

320x240 LCD 控制器

基本规格书

Version 1.1

July 30, 2003

1. 简介

RA8802 是一个中/英文文字与绘图模式的点矩阵液晶显示(LCD)控制器，内建 512Kbyte 的字形码可以显示中文字型、数字符号与英文字母。在文字模式中，RA8802 可接收标准中文文字内码直接显示中文，而不需要进入绘图模式以绘图方式描绘中文，可以节省许多微处理器时间，提升液晶显示中文之处理效率。

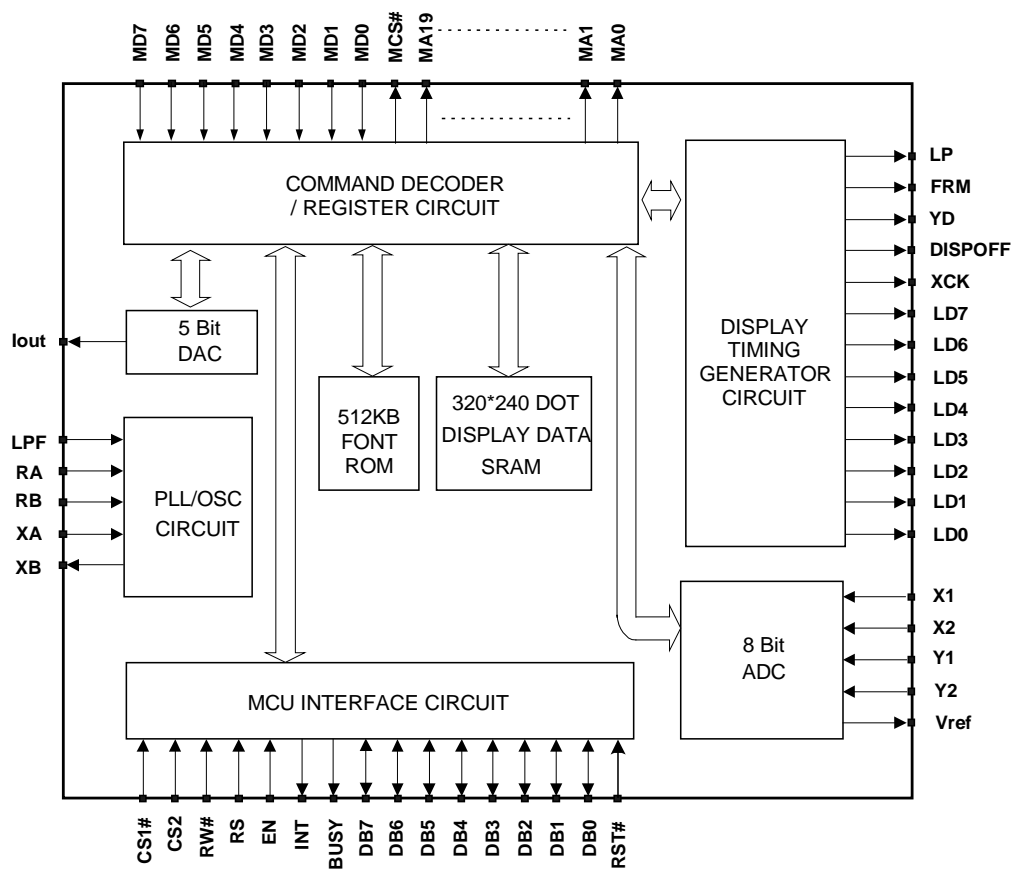
RA8802 除了支持 8080/6800 系列之 MCU 外，更提供 4/8 bit 的数据总线接口，并且支持市面上大多数的液晶显示驱动 IC(LCD Driver)。RA8802 可支持最大到 320x240 点的 LCD 面板，也就是 20x15 的全型中文字，并且可以外挂字形 ROM，增加显示的字量或其它国家的特殊文字。除此之外，RA8802 内含 8-bit ADC 与 5-bit DAC，提供了触控屏幕与液晶亮度调整的解决方案，节省许多应用成本。

2. 特性

- ◆ 支持文字与绘图两种混和显示模式
- ◆ 内建 9.6KByte 的显示 RAM (Display Data RAM)
- ◆ 内建 512KB ROM，提供繁体或简体中文两种字型：
 - _ RA8802-T：13,094 个常用与次常用繁体字型
 - _ RA8802-S：7,602 个简体字型
- ◆ 最大可支持 320x240 点 LCD 面板
- ◆ 提供全角(16x16)与半角(8x16)文字显示模式
 - _ 320x240 面板可秀出 20x15 个全角中英文
 - _ 320x240 面板可秀出 40x15 个半角英文
- ◆ 支持 4/8 位之 6800/8080 MCU 接口
- ◆ 支持 4/8 bit 之 LCD 驱动 IC 接口
- ◆ 提供中/英文文字对齐功能
- ◆ 内建粗体字形与行距设定
- ◆ 内建 8-bit ADC 支持触控屏幕应用
- ◆ 内建 5-bit DAC 支持屏幕亮度控制
- ◆ 提供 RC/X'tal 振荡的两种时脉选择
- ◆ 电源操作范围：2.7 ~ 4.0V
- ◆ 支持 Die，PQFP，LQPF 100 包装

3. 系统方块图

RA8802 的内部主要是由 Display RAM、512Kbyte 的字形 ROM、命令缓存器(Command Registers)、模拟-数字转换器(Analog to Digital Converter, ADC)、数字-模拟转换器(Digital to Analog Converter, DAC)、液晶显示驱动器(LCD Driver)接口与微控制器(MCU)的接口所组成。



4. 脚位定义

4.1 MCU 接口

Pin Name	I/O	Description
DB[7..0]	I/O	8 位数据总线. 负责在 RA8820 及微处理器之间做数据传送与接收。当 MCU 为 4 位模式下, 高字节 DB[7..4]需接地。
RD# (EN)	I	资料读取. 当使用 8080 系列的 MCU 时, RD#为资料读取信号, 在低电位动作。 当使用 6800 系列的 MCU 时, EN 为 Enable 信号, 在高电位动作。
WR# (R/W#)	I	资料写入. 当 MCU 为 8080 系列时, 此脚位元为资料写入信号(WR#), 于低电位动作。 当 MCU 为 6800 系列时, 此脚位元为读取/写入信号(R/W#), 高电位时表示为读取的动作, 低电位时表示为写入的动作。
RS	I	缓存器/资料选择 当 RS 是 High 时, MCU 会存取指令缓存器(Instruction Register), 而当 RS 是 Low 时, MCU 会存取资料缓存器(Data Register)。 通常会连接到 MCU 的地址线 A0。
CS1# CS2	I	芯片选取 当 CS1 # 是 Low 和 CS2 是 high 时, RA8820 会处于 Ready State, 随时可接受指令。 请将 CS1 # 直接接 Low, CS2 直接接 High, 不需作 Enable。
INT	O	中断讯号 此脚位可设成高或低电位触发。
BUSY	O	忙碌讯号(busy signal), 可设成高或低电位动作。 当 BUSY 脚位为 High 时, RA8820 无法被存取, 此脚位应该与 MCU I/O 的输入端连接, MCU 必须在对 RA8820 做存取前需要确定这脚位元为低电位才可动作。

4.2 LCD Driver 接口

Pin Name	I/O	Description
YD	O	LCD 驱动器控制讯号。 YD 会产生一个脉冲于每个 Frame 的起始地址。
FRM	O	LCD 驱动器控制讯号。 用来当作 LCD 驱动器电压准位偏移(Level Shift)的控制讯号，通常在一个 Frame 切换一次。
LP	O	LCD 驱动器控制讯号 显示资料撷取信号。
XCK	O	LCD 驱动器的时脉讯号。 资料在 XCK 的下降缘时(falling edge)传送。
DISPOFF	O	显示关闭 (Display OFF) 控制讯号。 用来控制 LCD 电源供应与背光(backlight)。此脚位由缓存器 LCR 的 bit 2 来控制。
LD7 SYS_MI	I/O	LCD 驱动器数据总线 Bit7。 当使用 8-bit LCD 驱动器时，此脚位是接于 LCD 驱动器的 D7 脚位。 在重置期间此脚位当成 SYS_MI，是用来做 MCU 形式的选择。当使用 6800 系列的 MCU 时，此脚位要 Pull high，而使用 8080 系列的 MCU 时要 Pull low。
LD6 SYS_DB	I/O	LCD 驱动器数据总线 Bit6。 当使用 8-bit LCD 驱动器时，此脚位是接于 LCD 驱动器的 D6 脚位。 在重置期间此脚位当成 SYS_DB，是用来做选择 MCU 的数据总线为 4 位或 8 位。如果 SYS_DB 外接一 Pull Low 电阻，则 RA8820 的 MCU 数据总线接口将定义成 4-Bit，反之，如果 SYS_DB 外接一 Pull High 电阻，则 RA8820 的 MCU 数据总线接口将定为 8-Bit。
LD5 SYS_FQ	I/O	LCD 驱动器数据总线 Bit5。 当使用 8-bit LCD 驱动器时，此脚位是接于 LCD 驱动器的 D5 脚位。 在重置期间此脚位当成 SYS_FQ，是用来做选择产生系统时脉为 X'tal

		或是 RC 电路。如果 SYS_FQ 外接一 Pull Low 电阻，则 RA8820 系统时序产生将是 RC-振荡器的方式，反之，如果 SYS_FQ 外接一 Pull High 电阻，则 RA8820 的系统时序产生将是 X'tal 与 PLL。
LD4	I/O	LCD 驱动器数据总线 Bit4。 当使用 8-bit LCD 驱动器时，此脚位是接于 LCD 驱动器的 D4 脚位。
LD3 SYS_LD	I/O	LCD 驱动器 数据总线 Bit3。 此脚位是接于 LCD 驱动器的 D3 脚位。 在重置期间此脚位当成 SYS_LD，是用来做 LCD 驱动器数据总线接口 8Bit 或 4Bit 选择，如果外接一 Pull Low 电阻，则 RA8820 的 LCD 驱动器数据总线接口将定义成 4-Bit，反之，SYS_LD 外接一 Pull High 电阻，则 RA8820 的 LCD 驱动器数据总线接口将定为 8-Bit。
LD2 SYS_PLR	I/O	LCD 驱动器数据总线 Bit2。 此脚位是接于 LCD 驱动器的 D2 脚位。 在重置期间此脚位当成 SYS_PLR，是用来做“RS”极性的选择。如果 SYS_PLR 外接一 Pull High 电阻，则“RS”=0 表示是缓存器 Access Cycle，“RS”=1 表示是 Data Access Cycle。 如果 SYS_PLR 外接一 Pull Low 电阻，则“RS”=1 表示是缓存器 Access Cycle，“RS”=0 表示是 Data Access Cycle。
LD1 OPM1	I/O	LCD 驱动器数据总线 Bit1。 此脚位是接于 LCD 驱动器的 D1 脚位。 在重置期间此脚位与 LD0 当成 OPM0 与 OPM1，是用来选择 RA8820 的测试模式，一般使用者直接将 OPM0 与 OPM1 Pull High 既可。
LD0 OPM0	I/O	LCD 驱动器数据总线 Bit0。 此脚位是接于 LCD 驱动器的 D0 脚位。 在重置期间此脚位与 LD1 当成 OPM0 与 OPM1，是用来选择 RA8820 的测试模式，一般使用者直接将 OPM0 与 OPM1 Pull High 既可。

4.3 Clock 接口

Pin Name	I/O	Description
XA	I	X'tal(32768Hz)石英振荡的外接端点 如果是在 X'tal 振荡模式下，则 RA 与 RB 要浮接。
XB	O	X'tal(32768Hz)石英振荡的外接端点 如果是在 X'tal 振荡模式下，则 RA 与 RB 要浮接。
LPF	I	低通滤波器 (LPF) 输入脚位 如果在 RC_OSC 模式下，则 XA, XB 与 LPF 要浮接。
RA	I	RC 振荡的外接电阻端点 如果在 RC_OSC 模式下，则 XA, XB 与 LPF 要浮接。
RB	I	RC 振荡的外接电阻端点 如果在 RC_OSC 模式下，则 XA, XB 与 LPF 要浮接。

4.4 Peripheral 接口

Pin Name	I/O	Description
RST#	I	重置讯号，低电位动作
X1	I	连接于电阻式触控屏幕的左边端点 XL
X2	I	连接于电阻式触控屏幕的右边端点 XR
Y1	I	连接于电阻式触控屏幕的上边端点 YU
Y2	I	连接于电阻式触控屏幕的下边端点 YD
Iout	O	DAC 的电流源输出 用于亮度调整控制。
Vref	O	ADC 参考电压
MA[19..0]	O	20-bit 地址总线 用于外接字型 ROM 的寻址。 Note: MA0 必须 Pull High(10K) , 其它脚位 Pull low
MCS#	O	外部 ROM 芯片选择 外挂字型 ROM (Character pattern ROM) 的芯片选择与输出致能。

MD7		外部 ROM 数据总线 Bit7 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD6		外部 ROM 数据总线 Bit6 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD5		外部 ROM 数据总线 Bit5 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD4		外部 ROM 数据总线 Bit4 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD3		外部 ROM 数据总线 Bit3 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD2		外部 ROM 数据总线 Bit2 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD1		外部 ROM 数据总线 Bit1 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
MD0		外部 ROM 数据总线 Bit0 8-bit 数据总线连接于外挂字型 ROM 的数据总线。
SEL0		测试脚位 正常使用时接地。
SEL1		测试脚位 正常使用时接 VDD。

4.5 Power 讯号

Pin Name	I/O	Description
VDD		电源讯号
GND		接地讯号
AVDD		模拟电源讯号
AGND		模拟接地讯号

5. 系統應用

